

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04179124 A**

(43) Date of publication of application: **25 . 06 . 92**

(51) Int. Cl. **H01L 21/312**

(21) Application number: **02304260**

(71) Applicant: **NEC YAMAGATA LTD**

(22) Date of filing: **09 . 11 . 90**

(72) Inventor: **MURASE HIROSHI**

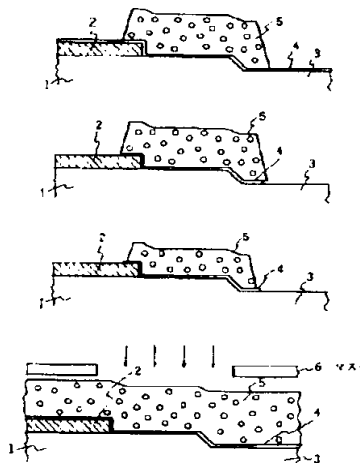
(54) **MANUFACTURE OF SEMICONDUCTOR DEVICE**

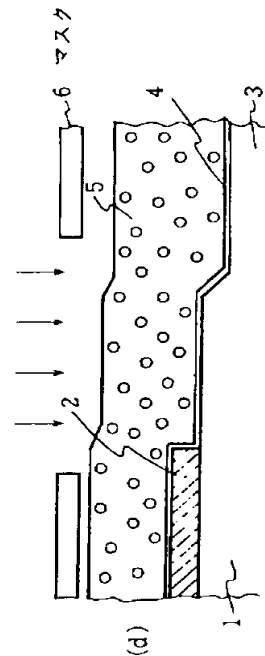
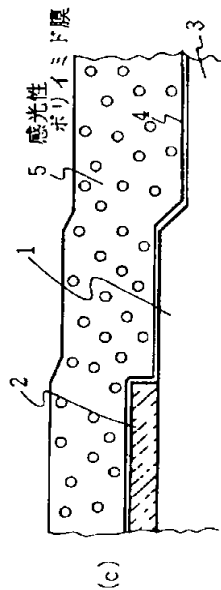
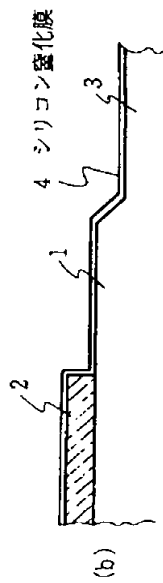
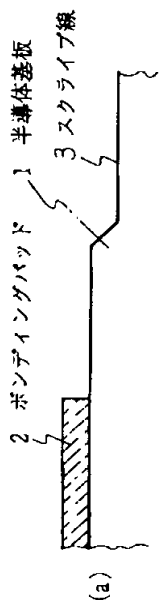
(57) Abstract:

PURPOSE: To form a passivation film in sectional structure having no eaves part at all for improving the reliability upon a semiconductor device by a method wherein an inorganic insulating film and a polyimide film are successively formed on the whole surface including a bonding pad; the polyimide film is patterned; the inorganic insulating film is etched away using the polyimide film as a mask and then heat-treated to imidize the polyimide.

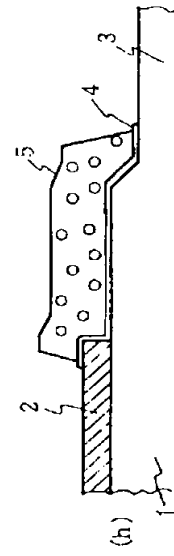
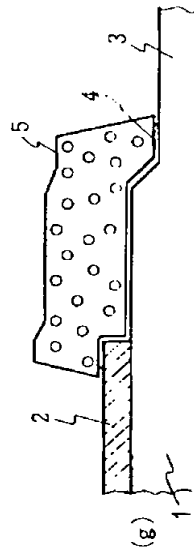
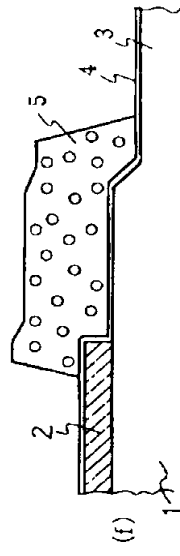
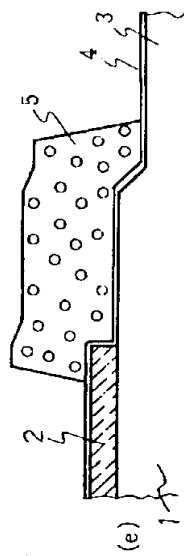
CONSTITUTION: A bonding pad 2, a silicon nitride film 4 and a sensitive polyimide film 5 are successively formed on a semiconductor substrate 1 and then the whole surface is exposed and developed using a negative mask 6 for the bonding pad 2 and a scribe line to remove not-exposed part to be baked later. Next, the silicon nitride film 4 is etched away using the sensitive polyimide film 5 as an etching mask to be heat-treated in N₂ atmosphere for imidizing the film 5.

COPYRIGHT (C)1992,JPO&Japio





第1図



第1図

BEST AVAILABLE COPY 公開特許公報(A)

平4-179124

⑫ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)6月25日

H 01 L 21/312

B

8518-4M

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 半導体装置の製造方法

⑮ 特 願 平2-304260

⑯ 出 願 平2(1990)11月9日

⑰ 発 明 者 村 瀬 寛 山形県山形市北町4丁目12番12号 山形日本電気株式会社
内

⑱ 出 願 人 山形日本電気株式会社 山形県山形市北町4丁目12番12号

⑲ 代 理 人 弁理士 内 原 晋

明 細 書

発明の名称

半導体装置の製造方法

特許請求の範囲

素子を形成した半導体基板上にボンディングパッドを形成する工程と、このボンディングパッドを含む全面に無機絶縁膜とポリイミド膜を順次形成したのちポリイミド膜をパターンニングする工程と、このパターンニングされたポリイミド膜をマスクとし前記無機絶縁膜をエッチングしたのち熱処理してポリイミド膜のイミド化を行う工程とを含むことを特徴とする半導体装置の製造方法。

発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体装置の製造方法に関し、特にパッシベーション膜の形成方法に関する。

〔従来の技術〕

従来、半導体装置の製造工程において、感光性ポリイミド膜を半導体装置のパッシベーション膜として利用する場合があるが、この場合は感光性ポリイミド膜のイミド化を完全に終えてから、感光性ポリイミド膜をマスクにボンディングパッド上等を覆う下層の無機絶縁膜をエッチングしていた。

〔発明が解決しようとする課題〕

上述した従来の半導体装置の製造方法では、感光性ポリイミド膜の下層の無機絶縁膜がアンダーカットされ、ポリイミド膜のエッジ部にひさしが発生するため、裏面研削時にウェーハ表面保護のためにテープを使用した場合、テープの接着剤がひさし部分に入り込み、この入り込んだ接着剤が、テープを剥離しても残ってしまうため、ウェーハの汚染の原因となり、ひいては、ワイヤーボンディングの接続はがれといった信頼性低下の原因となるという問題点があった。

〔課題を解決するための手段〕

本発明の半導体装置の製造方法は、素子を形成

した半導体基板上にボンディングパッドを形成する工程と、このボンディングパッドを含む全面に無機絶縁膜とポリイミド膜を順次形成したのちポリイミド膜をパターンニングする工程と、このパターンニングされたポリイミド膜をマスクとし前記無機絶縁膜をエッチングしたのち熱処理してポリイミド膜のイミド化を行う工程とを含んで構成される。

〔実施例〕

次に本発明について図面を参照して説明する。第1図は本発明の一実施例を説明するための工程順に示した半導体チップの断面図である。

まず第1図(a)に示すように、素子や配線等が形成された半導体基板1上に常法に従ってボンディングパッド1を形成する。尚3はスクライブ線である。次に第1図(b)に示すように、この半導体基板1にプラズマCVD法によりシリコン窒化膜4を0.2 μ mの厚さに成長させる。

次に第1図(c)に示すように、全面に感光性ポリイミド膜5を膜厚6 μ mになる条件で回転塗

布し、その後85℃2分間ブリーベークする。次に第1図(d)に示すように、ボンディングパッドとスクライブ線のネガ用のパターンのマスク6を使用して、200mJ/cm²のエネルギーで露光する。

次に第1図(e)に示すように、専用の現像液で感光性ポリイミド膜5を現像すると未露光部が現像され除去される。次に第1図(f)に示すように、感光性ポリイミド膜5中の溶媒成分を除去するために120℃N₂雰囲気中で30分程度ベークする。

次に第1図(g)に示すように、感光性ポリイミド膜5をエッチングマスクにして、シリコン窒化膜4を、エッチングガス混合比CF₄:O₂=4:1、圧力50Pa、RFパワー200Wの条件で1分間選択的にエッチングする。このエッチングによりシリコン窒化膜4はアンダーカットされた構造になる。

次に第1図(h)に示すように、感光性ポリイミド膜5をイミド化させるために、N₂雰囲気中

- 3 -

- 4 -

で250℃30分その後400℃30分の熱処理を行う。この熱処理によるイミド化反応により、感光性ポリイミド膜5が体積収縮し、感光性ポリイミド膜5の開口部が後退するため、シリコン窒化膜4のアンダーカット部分が相殺され、ひさし部分の無い構造のバッシベーション膜としてのポリイミド膜を形成することができる。

〔発明の効果〕

以上説明したように本発明は、感光性ポリイミド膜のイミド化反応を下層の無機絶縁膜のエッチング工程より後に実施することにより、感光性ポリイミド膜のイミド化反応の体積収縮を利用して、無機絶縁膜のエッチング時のアンダーカットを相殺できるため、ひさし部分の無い断面構造のバッシベーション膜を形成することができる。これは、裏面研削時にウェーハ表面保護のためにテープを使用しても、接着剤がウェーハ上に残ることが無いため、接着剤残りによるウェーハ汚染の発生を抑制でき、半導体装置の信頼性を向上させることができるという効果を有する。

- 5 -

図面の簡単な説明

第1図は本発明の一実施例を説明するための半導体チップの断面図である。

1…半導体基板、2…ボンディングパッド、3…スクライブ線、4…シリコン窒化膜、5…感光性ポリイミド膜、6…マスク。

代理人 弁理士 内 原 晋

BEST AVAILABLE COPY

- 6 -